

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 57-181537
 (43) Date of publication of application : 09. 11. 1982

(51) Int. Cl. G03B 27/32
 G02B 27/18
 H01L 21/26
 H01L 21/324

(21) Application number : 56-066244 (71) Applicant : AGENCY OF IND SCIENCE & TECHNOL

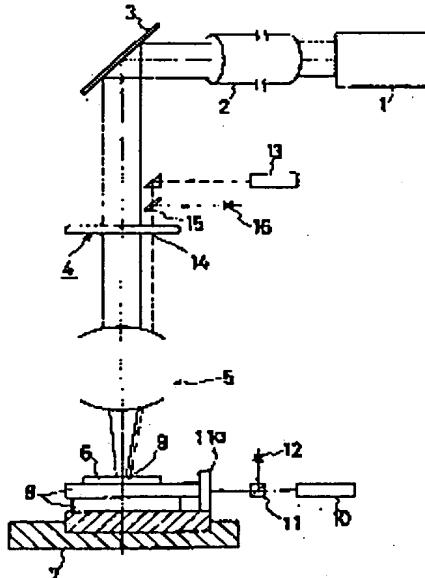
(22) Date of filing : 01. 05. 1981 (72) Inventor : KOMIYA YOSHIO
 OOTORI KOICHIRO
 KOYANAGI MICHIMASA
 TAKAHASHI TETSUO
 TARUI YASUO

(54) LIGHT PATTERN PROJECTOR

(57) Abstract:

PURPOSE: To project light patterns only when the reaction on a substrate is selected by disposing a mask constituting a pattern shape in the optical path from a pulse light source, and providing pattern information to the light pulse beam.

CONSTITUTION: The laser light from a large diameter pulse laser light source 1 is passed through a light pipe 2 and is made uniform, after which it is changed of direction with a mirror 3 and is irradiated to a mask 4. The pulse beam light past the mask is provided with two-dimensional pattern information by the two-dimensional distributions of transmittances of the mask surface. This light is passed through a projecting lens system 5, whereby the pattern of the mask is imaged on a wafer 6. The wafer 6 is supported precisely movably by a stage 8 on a sample table 7, and is adjusted that when the laser light falls onto the wafer mark 9 on the wafer 6 the intensity of the reflected light entering a detector 16 increases.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision
 of rejection]

[Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

⑯ 日本国特許庁 (JP) ⑯ 特許出願公開
 ⑯ 公開特許公報 (A) 昭57-181537

⑮ Int. Cl.³
 G 03 B 27/32
 G 02 B 27/18
 H 01 L 21/26
 21/324

識別記号 廈内整理番号
 6805-2H
 6952-2H
 6851-5F
 6851-5F

⑯ 公開 昭和57年(1982)11月9日
 発明の数 1
 審査請求 有

(全 13 頁)

⑯ 光パターン投影装置

⑯ 特 願 昭56-66244

⑯ 出 願 昭56(1981)5月1日

⑯ 発明者 小宮祥男

茨城県新治郡桜村梅園1丁目1
 番4号工業技術院電子技術総合
 研究所内

⑯ 発明者 鳳紘一郎

茨城県新治郡桜村梅園1丁目1
 番4号工業技術院電子技術総合
 研究所内

⑯ 発明者 小柳理正

茨城県新治郡桜村梅園1丁目1
 番4号工業技術院電子技術総合
 研究所内

⑯ 発明者 高橋徹夫

茨城県新治郡桜村梅園1丁目1
 番4号工業技術院電子技術総合
 研究所内

⑯ 出願人 工業技術院長

⑯ 指定代理人 工業技術院電子技術総合研究所
 長

最終頁に続く

明細書

1. 発明の名称

光パターン投影装置

2. 特許請求の範囲

- (1) パルス光源と、その光路中に設けたパターン形状を構成するマスクと、該マスクによりパターン化された上記パルス光ビームを基板上に投影する投影光学系と、から成ることを特徴とする光パターン投影装置。
- (2) パルス光源はパルスレーザであることを特徴とする特許請求の範囲(1)に記載の光パターン投影装置。
- (3) パターン形状を構成するマスクはパターン化された誘電体多層薄膜から成ることを特徴とする特許請求の範囲(1)または(2)に記載の光パターン投影装置。
- (4) 投影光学系は縮小投影光学系であり、マスク面における光エネルギー密度が基板面における光エネルギー密度より本質的に減少して

いることを特徴とする特許請求の範囲(1), (2), (3)のいづれか一つに記載の光パターン投影装置。

3. 発明の詳細な説明

本発明は、パルス光源からのパルス光ビーム自体に二次元的なパターン情報を持たせた光パターン投影装置に関する。

例えばビームアニール技術ではパルスレーザビームをアニールのためのエネルギー源として用いるが、従来はこのビーム自体にパターン情報等の光の局在性を持たせる考えがなく、同一時刻において平面方向におけるビーム密度を自由に選択する手段がなかったために、選択的、局部的アニールを行なおうとする場合は、アニールすべきウエーハ乃至基板上に所要のパターンに応じたパターンを持つ SiO_2 膜とかAlマスクを施さねばならず、また、その結果は必ずしも良好とは言えなかつた。

たとえば、従来からも、 Si 基板上に SiO_2 膜の穴あきパターン又はAlのマスクパターンでルビ

レーザ又は Nd-Yag レーザのパルスレーザアーナー、またはパルス電子ビームアーナーを行なつた結果が報告されている。しかし、ノマルスキー干渉顕微鏡等で観測するところすい SiO_2 膜のパターンの場合 (SiO_2 厚 1225Å , 1080Å) は、レーザアーナーすると網状のリップル組織が表面に形成されていることが判かる。リップルは $1000\text{~}2000\text{Å}$ の高さをもち、リップルの山と山の間隔は酸化膜の厚さによつてちがつている。薄い酸化膜の場合にはリップルを起さないが酸化膜の下のシリコンに変化が起つていると報告されている。

このようにシリコンの露出部でなく SiO_2 膜にカバーされた領域にリップルが起るのはシリコンがとけるときに起るシリコンの体積の減少(略々 -9% 程度)が原因であるとされている。

この体積の変化は一次元寸法で 21% の縮小をもたらす。また酸化膜はその境界が東西されているときはその圧縮をリップル状にすることによつて緩和しようとして、またその境界が東西さ

ている。

大口径のパルスレーザとしてはルビーレーザもその一つであり、口径 20mm と大きいが、繰り返しは数回と低いこのビームは一般にマルチモードで発振している為、均一な面内強度分布を得ることが困難である。必要に応じてレーザ発振ビーム内の面内均一分布を見るためには特殊な構造の光ガイド構成よりなるライトパイプを通過させてモードをくづすことが有効である。

このライトパイプ自体は公知のものであつて、拡散面を入力部にもつ石英製の大口径シリンド構造となつてゐる。このライトパイプをレーザ光が進むうちに内部全反射でモードがくずれて均一平面分布となる。その他、レーザ光を均一平面分布とするための公知の手段にはフライアイレンズ等もある。即ち、このフライアイレンズを構成している各小弯曲レンズからそこに当たつた光がおのの全ビーム径に拡大していくような光学系とすることによつて不均一ビームを均一平面ビームにすることもできる。

、れていかない自由境界の場合はその境界が移動することが報告されている。

本発明は上述のように基板上で SiO_2 等のマスクをするようなことは行わないでレーザビーム等の光パルスビーム自体にパターン情報を持たせ、基板上での反応を選択した場所においてのみ行い、選択されなかつた部分での反応も行わせないし、リップル等の変形も起ことさないようするという発想に基づいてなされたもので、結局、主目的はパルス光ビーム乃至エネルギービーム自体にパターン情報を持たせることに集約される。

そして、この主目的を達成した結果から見ると、後述の如く、本装置はレーザアーナーに有用なことは勿論、化学蒸気沈着等による金属沈着等にも応用できるものとなつたのである。

以下、添付の図面に即し本発明の実施例に就き説明する。第1図は本光パターン投影装置の一実施例の概略構成図であつて、パルス光源としてはこの場合、大口径パルスレーザを用い

更に光源として大出力の観点からは、レーザ被融合などの用途に開発されつつある Nd-ガラスパルスレーザが有力な光源である。現状で例えば $6\text{cm} \times 6\text{cm}$ の全面を 1J/cm^2 のエネルギー密度で照射すると全部で 30J 程度の出力が必要とされるが、この程度ならば現状の技術で到達可能である。

ライトパイプからでてきた均一化された大口径パルスレーザビームは鏡 M_1 で方向をかえ、マスク M に照射される。マスク M はレーザビームで破壊、変形されない構造をもつことが必要であるが、この構成自体は本発明が直接これを規定するものではない。但し、参考迄にその構成例については後に記述する。

このマスクを通過したパルスビーム光はマスク面の2次元的な透過率の分布によつて2次元的なパターン情報をもつことになる。

光ビームはマスク M を通過後は等倍投影レンズ系又は縮小投影レンズ系からなる投影光学系 L を通過する。これらのレンズ系は大口径光ビ

ームのイメージをできるだけ少ない吸差で投影するためには高精度の広角レンズ系であることことが望ましい。これは現状では市販されている光露光装置である等倍投影形転写装置または縮小投影形転写装置の光学系と同種類のものが使用可能である。

投影レンズ系⁵を通過した光ビームはウエーハ⁶にマスクのパターンを結像する。ウエーハ⁶は一般には試料台⁷の上に設置されたX-Yステージ⁸によつて精密移動が可能のように支持されている。

これらの投影レンズ光学系には前述の光露光装置に利用されているオートフォーカス機構も同様に使用可能である。

マスクとウエーハの位置合せは以下の手順で行われる。位置合せ用レーザ¹³から出てマスクマーク¹⁴を通過した光を TTL (Through the Lens) 機構を通してウエーハ⁶に当て、ウエーハ表面からの反射光を再び TTL 機構を通してハーフミラー¹⁵によつて検出器¹⁶に導く。レーザ光がウ

スクパターンとする。

(9) 縮小投影光学系よりなる局部照射方式に有效な方法として、縮小率を充分の1とすると、ウエーハ上でのビームエネルギー密度を1とするとマスク上では^{1/2}分の1の密度となる。したがつてウエーハ上でレーザアニールを行うに十分なビームエネルギーでもマスク上ではその^{1/2}分の1でよいのでマスク基板上局部的反射金属層が変質しない条件が存在し、この金属層によつてマスクパターンを形成できる。

以上に述べたマスク構成について具体的な構成例をのべる。

(1)の場合としてガラス基板上 Si_2N_4 膜 (642 Å) + SiO_2 (879 Å) + Si_2N_4 膜 (642 Å) + SiO_2 膜 (879 Å) + Si_2N_4 膜 (642 Å) + SiO_2 膜 (879 Å) + Si_2N_4 膜 (642 Å) (ただし $N_{SiO_2} = 1.45$, $N_{Si_2N_4} = 1.8$) の多層干渉膜を作つた構造では $\lambda = 0.51 \sim 0.53 \mu m$ の波長域で反射約 80%、透過約 20%、吸収 0% という計算結果をえている。したがつて Ar レーザ ($\lambda = 0.514 \mu$), Nd-YAG レーザの第 2 高調波 (λ

エーハ上のウエーハ・マーク¹⁴に当つたとき検出器¹⁶に入る反射光強度が大きくなるので、これが実現するようにウエーハ⁶の乗つたステージ⁸を動かして調整する。ウエーハの移動量と位置はレーザ¹⁰、干渉計¹¹、鏡^{11a}、検出器¹²より成るレーザ干渉計によつて測定される。

光源¹に高出力バルスレーザを用いてウエーハ⁶を局所的にアニールする用途に本装置を使つ場合、こうした高出力バルスレーザ光でも前記マスク面のパターンによる 2 次元的反射、透過率の分布が破損または変質されないためにはマスクの構成に特殊な考慮を払う必要がある。

その方法としては次の三つを挙げられる。

- (1) 光が通過するマスク基板上に前記バルスレーザ光を吸収しない数層の誘電体薄膜よりなる局部的反射層を形成しマスクパターンとする。
- (2) 光が通過するマスク基板上に前記バルスレーザ光では変質しない高融点金属膜または高反射金属膜からなる局部的反射層を形成しマ

$= 0.530 \mu$) に対してこの種の誘電体多層を局部的にもつマスクが利用できる。この場合は約 20% の透過の影響が問題となりそうだが、これはガラス基板のみの 90% の透過光ではアニール等の反応が起き、20% の光ビームエネルギーではアニール等の反応が起きないバルスレーザ照射条件をさがすことによつて、解決できる。この場合は、マスクを構成する物質はほとんど光ビームを吸収しないのでマスクの変質の危険性が皆無である特長をもつ。

(2)の場合の局部的パターンをもつ高反射率金属膜または高融点金属膜をもちいる構成では反射は Al 膜で 95%、Or 膜で 50% 程度である。しかし反射されない光ビームパワーは光ビームが金属層へ吸収されて熱となるためマスクの変形または変質の原因となりえるが、透明基板と高反射率金属膜と高融点金属膜をえらび、高反射率金属膜と高融点金属膜の 2 重層等の組合せまで構造に入れれば、既存の技術で本発明に適したマスクをつくることができる。また次にのべる

縮小投影系の場合はマスク上の光パワーは弱いので、この構造のマスクの安全操作領域が本えることになる。

(3)のマスクの場合たとえば10:1の縮小投影系を使用するとウエーハ上でたとえばパルスレーザアニールで1J/cm²必要とするとしても拡大されたマスク上ではビームエネルギー密度は $\frac{1}{100} \times 1J/cm^2$ となり、マスクの変質または変形の可能性は大巾に減少し、実用性の高いものであることがわかる。

今までのべたマスク構成ではマスクは透明基板とその上の同一の反射、透過特性を有するパターン形状をもつ膜から形成されていた。

本発明の光バターン投影装置はレーザアニール等の局所アニールを行うための装置であるので、反射層は一種類である必要はない。IO構造のようにレーザアニールするa-Si(アモルフアス・シリコン)膜がSiO₂上やSi₃N₄上やSi上にまたがつて配置されているものを後述のようにD-Si(クリスタル・シリコン)層に交換

するためには、下地基板によつてちがうビームパワーが局所、局所で要求される。このようなときは下地基板の状態によつて基板照射パワーを適宜変化させるために、マスク基板の膜の層構成を複数にして、ウエーハ上に照射されるパワーを場所によつて調整すれば良い。そのような目的には開電体多層薄膜を2種類以上でマスク基板上にバターンを形成するマスク構造が有用である。このようなマスク基板を用いての本装置によるデバイス製作の実施例はのちにのべる第6、7図にある。

一般に投影レンズ系³について1:1の等倍投影方式と4:1の縮小投影方式を比べると、次の特徴がある。

(1) 等倍投影方式は一度に照射するウエーハ上の照射面積が大きいので高生産性 (high throughput) が得られ、ステップアンドリピートを行うにしてもその回数は少くてよい。ただしマスクのビーム光による変質、変形をふせぐために先に触れたようなマスク構成上

の配慮を必要とする。

(2) 縮小投影方式は同一寸法パターンをウエーハ上に形成するのに拡大マスクであるのでマスクの製造精度上で余裕があり、高精度パターンを転写することがより容易である。現状で10:1の光露光縮小転写装置でウエーハ上に1μ以下程度の線又は空隙を転写することが可能であることが報告されているので、本発明の局部的パルスレーザ光照射系に採用すれば最小寸法として上記と同程度の分解能は期待できる。

ただし等倍投影系に比べれば、同一ウエーハを照射するのに、より多くのステップアンドリピートが必要となり、ウエーハのスループットも小さい。

一方光源としてのパルスレーザの出力の方から考えると、ウエーハ上で μ 倍(10:1の場合100倍)のエネルギー密度になるため小出力パルスレーザ光源ですむことになり、低価格でかつ高分解能の装置を供給できる利点を

もつ。

第1図の実施例の説明においてはパルスレーザ光源をもちいたが、同じ光をもちいる方法でもレーザ光のアニールでなく、フラッシュユニタップによるアニールも現状で若干の報告がなされているので、これでも良い。このフラッシュユニタップのパルス光の局所的照射も上記の同様の装置で可能になる。ただし波長領域が連続になるため投影光学系、マスク構成の方法等で別の設計的工夫が必要となる。もつとも、金属層を使用するマスクは先に述べたレーザ用のものをそのまま使用できる。

次に本発明の光バターン投影装置を用いて可能となる局所的光パルスアニールを用いた応用例として、半導体デバイス、IO等の製作上の特徴ある要素プロセスについて第2各図に従つてのべる。

第2図(1)の工程ではSi基板¹上にSiO₂等の絶縁膜²を1μm程度付着させ、さらにa-Si膜³をLPOVD(減圧OVD)法で約0.3~0.4

堆積デポジットしている。

同図(2)の工程では、たとえば大口径ルビーレーザ ($\lambda = 0.69 \mu\text{m}$) を光源として第1図示の装置で $\alpha-\text{Si}$ 層に対し局所的パルスレーザアニールを行つてある。アニール条件は略々 $1\text{J}/\text{cm}^2$ 程度で数パルスの重ね合せも場合によつて行う。

これによつてパルスレーザアニールが行なわれた部分 $\alpha 5'$ はポリ Si (多結晶シリコン) 化して、アモルファスよりドライエッヂスピードがおそくなり、その比は 2 程度以上になりえる。

従つてエッヂニングを施すことにより同図(3)の工程に示すようにポリ Si のアイランド $\alpha 4$ が形成される。次いで同図(4)の工程においては、ウエット O_2 酸化またはプラズマ酸化等でポリ Si 層を SiO_2 層 $\alpha 5$ に変換し、同図(5)に示すようにその上に全体的に $\alpha-\text{Si}$ 層 (たとえば P 形) $\alpha 6$ を約 $0.4 \mu\text{m}$ LPOVD でデポジットする。即ち、 SiO_2 層でかこまれた $20\mu\text{m} (\text{W}) \times 50\mu\text{m} (\text{L})$ 乃至 $50\mu\text{m} (\text{W}) \times 150\mu\text{m} (\text{L})$ 程度の基板上 SiO_2 の矩形露出部も含めて全面に $\alpha-\text{Si}$ 層が付けられる。次いで、前

記基板露出部より数多く少い矩形パターンで局所パルスアニールを行うと、同図示のように、 SiO_2 層の壁でかこまれた空地にそれより少し小さい矩形のポリ Si 層 $\alpha 6'$ ができる、エッヂニング工程を経ると同図(6)に示すようにポリ Si 層 $\alpha 7$ が形成される。

ここで、公知の CW (連続波) Ar レーザ走査装置で同図(7)のよう W エーハ全面をスキアンする。レーザビームのスポット径は $50\mu\text{m}$ 程度で走査速度約 $10\text{cm}/\text{sec}$ 、スポットライン間のダブリは $20\mu\text{m}$ 程度とする。必要に応じては基板を數 100°C に加熱しながらアニールを行うと有効である。この程度の条件で CW レーザの出力 $4 \sim 6\text{W}$ でアニールすると既に知られているように高移動度の結晶層 $\alpha 8$ がえられる。

このようにして、本発明の局所的パターン投影装置を用いれば、レジストレスドライプロセスで公知の LOCOS 状構造が可能になるのである。 LOCOS 状構造以後のプロセス、即ち第2図(7)以降の工程はデバイス構造によつてちがつ

てくるので、ここではとりあえず本発明の装置によつて可能となる 1 つの代表的要素プロセスといふことで説明を加えた。

次に、本装置を利用せんとする当業者の便宜のために、 $\alpha-\text{Si}$ 層を局所レーザアニールでパターン化して $\alpha-\text{Si}$ 層とするときに下地が同一でない場合に就いても説明しておく。

例えば第3図に示すように SiO_2 層 (α 部分: 第2図(7)の $\alpha 5$ 層相当) 上と $\alpha-\text{Si}$ 層 (γ 部分: 同じく $\alpha 8$ 層相当) 上でレーザアニールの条件はちがつてくる。

例えば SiO_2 基板 (半無限厚) 上および $\alpha-\text{Si}$ 基板 (半無限厚) 上の両者に跨る $\alpha-\text{Si}$ 層 ($0.5 \mu\text{m}$) に同一の光パルスパワー ($\lambda = 0.55 \mu\text{m}$, $T_p = 50\text{nsec}$, $I = 10^6 \text{W}/\text{cm}^2$) を与えたときの各場合の温度分布は第4図のような計算結果となつて、かなりちがうことになる。尚、第4図(1)が SiO_2 基板上、(2)が $\alpha-\text{Si}$ 上であり、反射率 R は 0.4 として算出している。

この計算は $\alpha-\text{Si}$ 層 — SiO_2 構造、 $\alpha-\text{Si}$ 層 —

$\alpha-\text{Si}$ 構造における一次元の熱伝導方程式を用いた次のような熱解析によつてえられる。

$$\frac{\partial^2 T_1(z, t)}{\partial z^2} - \frac{1}{D_1} \frac{\partial T_1(z, t)}{\partial t} = 0 \quad \dots \dots (1) \quad (\text{SiO}_2 \text{ 内で})$$

$$\frac{\partial^2 T_2(z, t)}{\partial z^2} - \frac{1}{D_2} \frac{\partial T_2(z, t)}{\partial t} = -\frac{\alpha_{\text{FOC}} - \alpha_z}{K_2} \quad \dots \dots (2)$$

ここで $z = d$ を SiO_2 基板境界とする。 (Si 内で)

K_1, K_2 は SiO_2, Si 域域の熱伝導度。

D_1, D_2 は SiO_2, Si 域域の熱拡散係数。

$$T_1(z, 0) = T_2(z, 0) = 0 \quad \dots \dots (3)$$

$$T_1(\infty, t) = 0 \quad \dots \dots (4)$$

$$T_2(d, t) = T_1(d, t) \quad \dots \dots (5)$$

$$K_1 \frac{\partial T_1}{\partial z} \Big|_{z=d} = K_2 \frac{\partial T_2}{\partial z} \Big|_{z=d} \quad \dots \dots (6)$$

$$\frac{\partial T_1}{\partial z} \Big|_{z=0} = 0 \quad \dots \dots (7)$$

この第4図から判断すると第3図の工程における α 部、 γ 部のアニール条件を調整して、両方の部分で良好なる結晶特性をえることは必ずしも容易でないことがわかる。そこで第5図において、上記のアニール条件をさらに検討する。

まず第3図の α 部分は SiO_2 半無限基板と考えて熱解析してさしつかえない。しかし第3図の γ 部分は $0.3 \sim 0.5 \mu\text{m}$ 程度の $\alpha-\text{Si}$ 層を介して SiO_2

基板へと熱が移動が起るから、この \times の部分は α -Siの半無限基板と考えると大きな見積りちがいなる。これは第5図の α -Si膜の表面溶融に要するエネルギー J_{ad} 対 α -Si膜厚のグラフをみるとわかる。

点線は $0.5\mu\text{m}$ の α -Si層を介して SiO_2 基板へ熱移動が起る場合で、 α -Si膜の熱伝導がよく、 SiO_2 基板の熱伝導(SiO_2 の熱拡散係数は α -Siの $1/100$ 程度である。)が悪いこと考えて、近似計算を行うと、 \times 部分、 y 部分の α -Si表面溶融エネルギーは第5図のようになり、 α -Si膜が $0.4\mu\text{m}$ 以上の場合は、同一レーザパワー条件で両方ともほんのり同一の熱分布になることが期待される。

つまり、第5図のような条件をそのつどパラメータを設定して、良好条件がえられるように工夫を加えれば第3図の x 、 y 部分のような異質基板条件でも、同一条件で局所アニールができるのである。

しかし、このような同一条件でのアニールは

第5図で α -Si膜厚が $0.4\mu\text{m}$ 程度以下では成り立たないことがわかる。つまり α -Si膜がうすいほど α -Si/ α -Si($0.5\mu\text{m}$)/ SiO_2 基板の方がより多くの表面溶融のためエネルギー密度(J_{ad})がいることがわかる。

このような場合や第5図の α -Si/ α -Si(半無限)と α -Si/ SiO_2 (半無限)のようだ大巾に α -Si層の表面溶融エネルギー(J_{ad})がちがう場合は、本発明の第3図に示めされるように、下地基板のちがいによるバルスレーザアニール条件はそれに相当するマスク基板 α の各要部の透過率を T_1 、 T_2 とすると、その値になるように誘電体多層薄膜の構成をかえたマスク構成をもちいることによつて、ウエーハ基板 α 上の x 、 y 両部分とも同一条件のSi膜結晶化状態をつくりだすように投影光学系 β によつて光の強弱分布をもつたパターンを投影できる。

次に本発明の光パターン投影装置を用いて局部的レーザアニールを利用し、デバイス製作に至る迄の応用例をあげる。

第6各図はデバイス構造としてSOI(Silicon on Insulator)形MOSトランジスタを作る過程を示している。

第6図(1)の工程までは本発明の第2図で説明した標準プロセスのL0008状構造であるので説明を省略する。A1はSi基板、A2は SiO_2 膜($0.5\mu\text{m}$ 以上)、A3は SiO_2 の側壁、A4はOWレーザアニールされた高移動度結晶層であり、従つて第2図(7)図示の構造と符号の対応を探ればA1と α_1 、A2と α_2 、A3と α_5 、A4と α_8 となる。尚、良好な矩形状結晶A4(α_8)がえられるのは、OWレーザでポリSi層がとけたときに側面にある SiO_2 の保持用の壁(α_5 :第2(6)図)との間にすき間があるため結晶化Si層のストレスが緩和されると、L0008状の側面の SiO_2 壁が溶融したSi層の表面張力による変形を外壁でさえて調整すること等が考えられている。

さて、第6図(2)の工程においては、L0008構造のSiのアイランドをドライ酸化し、 $500\text{~}1000\text{\AA}$ のゲート酸化膜A5を形成する。

同図(3)の工程ではさらに全面 α -Si膜A6をデポジットする。次にポリSiゲートになるべき部分A7を本装置を用いて同図(4)の工程に示すように局部アニールしてポリSiとする。

次に同図(5)、(6)の工程で示すようにポリSiゲートA7をマスクとして SiO_2 膜をドライエッチする。

次に第6図(7)、(8)の工程で示すようにゲート部の酸化膜A5'、ポリシリコンA7をマスクとしてたとえばN形不純物をイオン注入し、OWレーザで出力を調整して固相エピタキシの範囲でレーザアニールを全面に行う。OWレーザアニールの固相エピタキシの場合、イオン注入不純物は再分布をほとんどおこさないで結晶性を回復する。これによつてイオン注入によつて自己整合された微細寸法まで制御されたソース部A80、ドレインA90の形成が可能となる。

同図(9)の工程においてはフィールド酸化膜OVD SiO_2 膜A10を全面にデポジットする。同図(10)の工程では全面 α -Si膜A11が形成されてい

るが、以下では、本装置を用いてのこの α -Si膜の局所的レーザアニール方式によるパターン化が従来の概念でいうフォトレジストと類似の使用法もできることを示す。

第6回図のように、本装置を用いて必要部分A11'を局所パルスアニールし、同回図の工程に示すようにポリSi層A110を α -Si膜とのドライエッヂの速度の差で残すことが可能であるので、次いでの工程即ち、特に示すようにこのポリSi層A110をマスクとしてOVD SiO₂層A10をドライエッヂしてソース、ゲート、ドレイン用の各コンタクト孔を形成することができる。この工程の後でレジスト的使い方をしたポリSi層A110を除去するには、OVD SiO₂層A10を全部一度にエッヂせず、小膜厚のOVD SiO₂を残しておいてA110のポリSiをOVD SiO₂はエッヂしない方法でドライエッヂを行つて除去し、その後にOVD SiO₂をソース、ドレイン、ゲートに達するまでエッヂする方法等が採用できる。

工程(9)～(13)にいたる α -Si膜の局所アニール

を利用したパターン形成法はその工程の終りにおいて α -Si膜A110及びそのポリSi化した膜A110が残らない点において従来のフォトレジストを用いたバーニング法と少しにている。しかし、この局所アニール方法の利点は有機物質であるレジストを使用しないことによつて、全工程をドライプロセス化するとともにバーニング工程もレジストレスプロセスになつているという点である。このようなレジストレスドライプロセスが将来の半導体デバイス、LSI、超LSIの生産に適する方向の技術であることはすでに報告されているが、本発明の装置はこの全ドライ一貫レジストレスプロセスの有力な手段を提供するものである。

同回図～(1)の工程は電極コンタクト形成工程であつて、先づ高ドープ(たとえばN形) α -Si膜A13を全面に付着させ、必要部分A13'を本装置により局所パルスアニールし、エッヂングを行なつて最終的にコンタクト用高ドープポリシリコン層A14、A15、A16を形成する。

この工程以後Al、Mo、Pt等のメタル電極を形成することも工程(1)～(4)で示した方法と類似の方法で可能となる。

第7各図は、更に別のデバイスの製作に本発明装置を利用する各工程を示している。作ろうとする電子素子は積層平列横方向直列型太陽電池である。第7回図(1)の工程のグラフオエピタキシアルSiO₂基板までは第2回図(4)の工程までとはほぼ同様である。すなわち01はSiO₂基板、02はプラズマ酸化したSiO₂のアイランド、05である。このグラフオエピタキシアル基板(ここでは仮りに平行格子型を形成するたてよこ比の大きい長方形のみぞとする)に α -Si膜03を全面に減圧OVDで付着する。

同図(1)の工程ではSiO₂基板03の凹部に本装置を用いての局所パルスアニールによつてそれより少し小さい面積で倒壁02'をすき間をあけてポリSiアイランド04を形成し、不要の α -Si膜はブリフアレンシアルエッヂでとりさる(同図(2)の工程)。

同図(3)の工程においては、第2回図(7)の工程に示したのと同様の方法により、OVArレーザで全面走査して良好なP形結晶層05を形成する。

次いで同図(4)～(6)の工程においては、N形 α -Si膜06を全面に付着後、05のP形Si層と少し位置をばらせて第1回図示装置で局所パルスアニールをした後、ブリフアレンシアルエッヂを行い、N形結晶化層07を形成する。

同図(7)～(9)の工程においてはP形 α -Si膜08を付着後、本発明装置による局所パルスアニールを経た後、ブリフアレンシアルエッヂによつてP形結晶層09を05の平面的位置と同じ位置に形成する。今までのべた方法と同じことをさらにP、N層交互にくりかえすと、同図(4)に示されるようなPN接合が多段、例えば3段にあり、各3層のD部、N部は共通にコンタクトとして横方向の左右の部分で重合されている3つのPN接合よりなる積層平列の構造をつくることができる。以上のべた3つのPN接合よりなる積層平列構成は局所アニールのマスクパターン

において、たとえば左右にくりかえし構成とすることができる。この構成において工程的に示すように斜め右上よりAl等の金属を電極として蒸着すれば、左右方向は自己整合的に電極形成と電極の連絡ができる、電極013が形成される。また斜め蒸着における陰影(Shadow)効果によつて、電極金属の不要の部分も自動的に形成できる。また場合によつて014の電極部分の連絡がうまくいかない場合、 SiO_2 基板の端の格子バターンのなくなつているところで斜め金属蒸着のとき蒸着マスク等によりAl等電極の結合部をさらに設けるのも1つの方法である。

以上のべた工程によつて5つのPN接合が積層平列の構造でさらにこれらの平列接合が横方向で直列に連絡されている、高能率で結晶性のよい太陽電池を形成することができる。尚、第7図(6)の工程では結晶層07はaの部分は良好なる結晶層05の上にあるが、07のbの部分は SiO_2 の凸部上にある。が、既に第5図に即して述べた手法を使用すれば良好なるアニールを行つて

SOI構造のMOSトランジスタ及び多層直列太陽電池等の製作に応用すれば開次的に次のような効果も得ることができる。

- ① a-Si膜等のバターンニングをアモルファス状態から結晶化状態に変換をもたらす局所アニールにより行い、このバターンを利用して以後のプロセスの工程もレジストレスドライプロセスとすることができる。
- ② バターン化したポリSi膜等がそのままデバイスの構成要素として残り、このポリSi膜を低温酸化等によつて SiO_2 膜にしてもそのバターンはデバイスの構成要素として使用可能となる。この点は従来の有機レジスト、無機レジストと大いにちがう。

以上の説明でわかるように、本発明の光バターン投影装置により各種の半導体デバイス、IOを製作すれば、リップル除去に留まらず、その工程を低温化したレジストレスドライプロセスにでき、これによる半導体デバイスの性能の向上、生産性の向上、ウエーハを大気

とができる。

以上のべたデバイス製作への応用例は本発明装置による局所バルスレーザアニールを利用したものである。

しかし局所バルスレーザによる金属のデポジションも可能である。従来からも、バルスArFレーザによつて $Od(OH_2)$ または $Sn(OH_2)$ の光反応によるOdまたはSn金属のデポジットが報告されている。これらのレーザ光による化学反応の制御も局所的照射技術とむすびついて、バターン化プロセスをつくりだすことができる。

またこれらのレーザによる化学反応の促進は波長が2572Åなどの遠紫外域になることが多いとされている。この場合は局所レーザ光の局部的照射は公知の遠紫外線転写装置と同じように、投影光学系に反射形の凹ミラー、凸ミラー等を使つたシステムが有効である。この場合はマスクとウエーハを同時にうごかすことが特徴となる。

以上のように、本発明装置の応用例は広いものがあり、局所的レーザアニールをもちいた

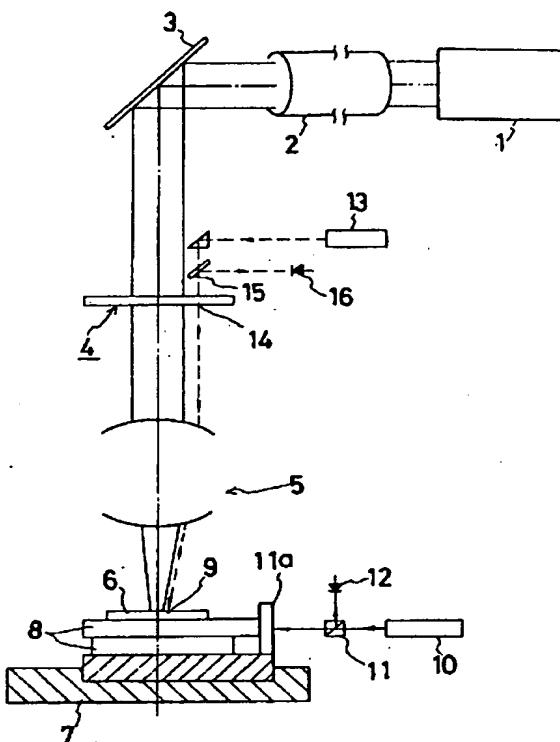
中にとりださない最終工程までの連続生産ラインの確立などが可能となり、その利点は大きいものがある。

各図面の簡単な説明

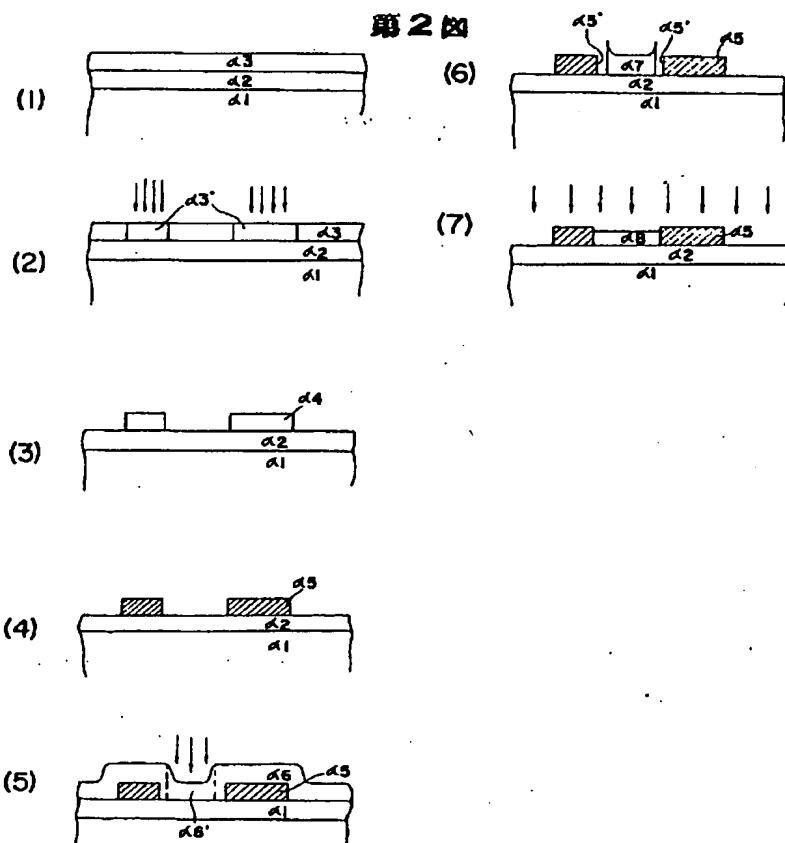
第1図は本発明装置の一実施例の概略構成図、第2図はその基本応用例の各工程図、第5図は本発明装置をレーザアニールに応用する場合のアニール対象層と下地層との関係の説明図、第4図は下地層の相異による温度分布の各説明図、第5図は下地層の相異によるアモルファスシリコン膜厚対表面溶融に要するエネルギーの関係曲線図、第6図及び第7図は、夫々、他の応用例としての他の半導体装置の製作工程図、である。

図中、1はバルス光源、2はマスク、3は投影光学系、4はウエーハ乃至試料、である。

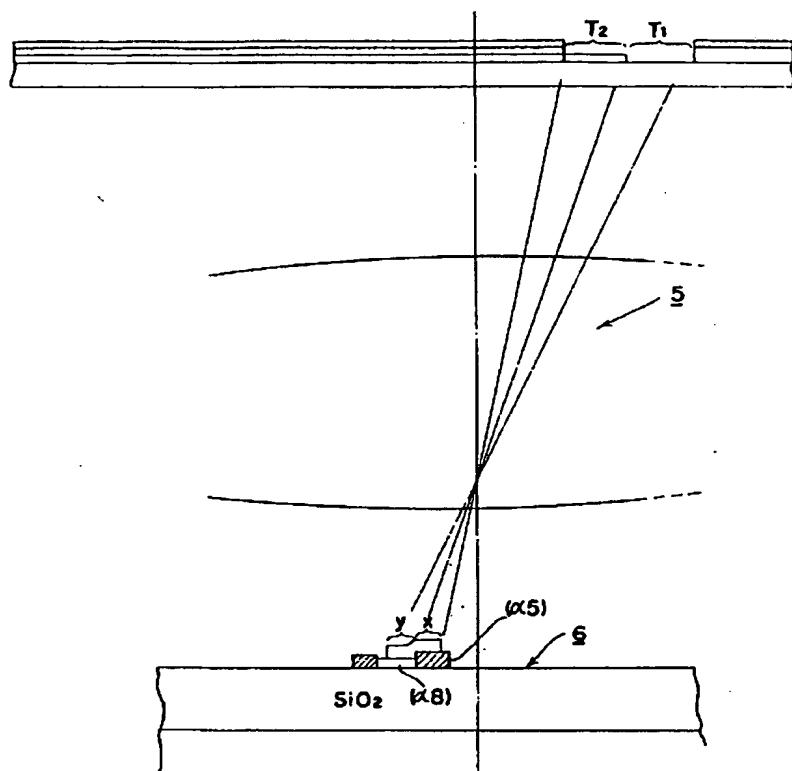
第1図



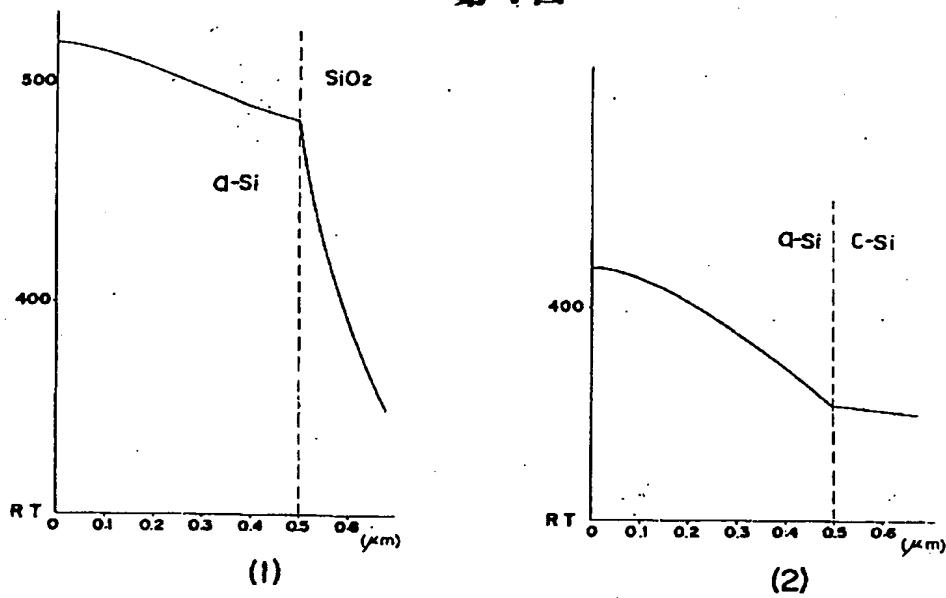
第2図



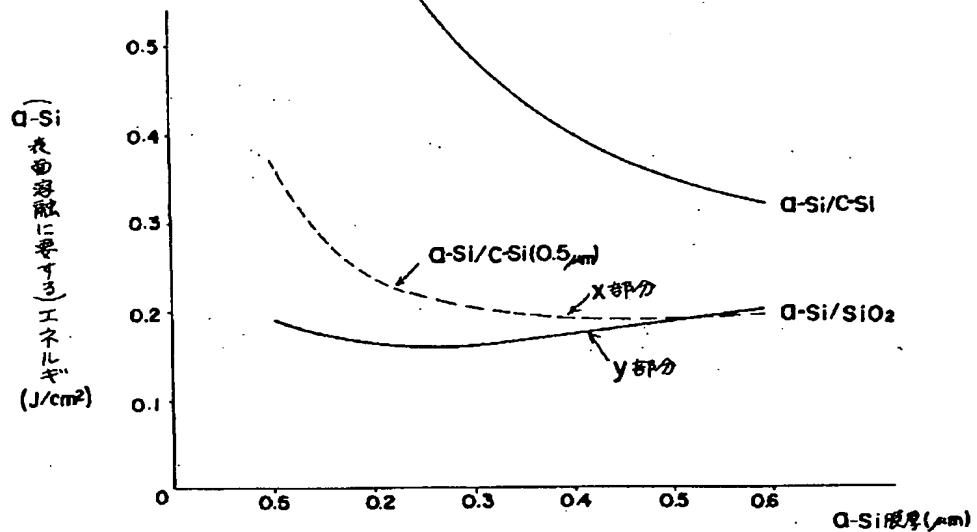
第3図



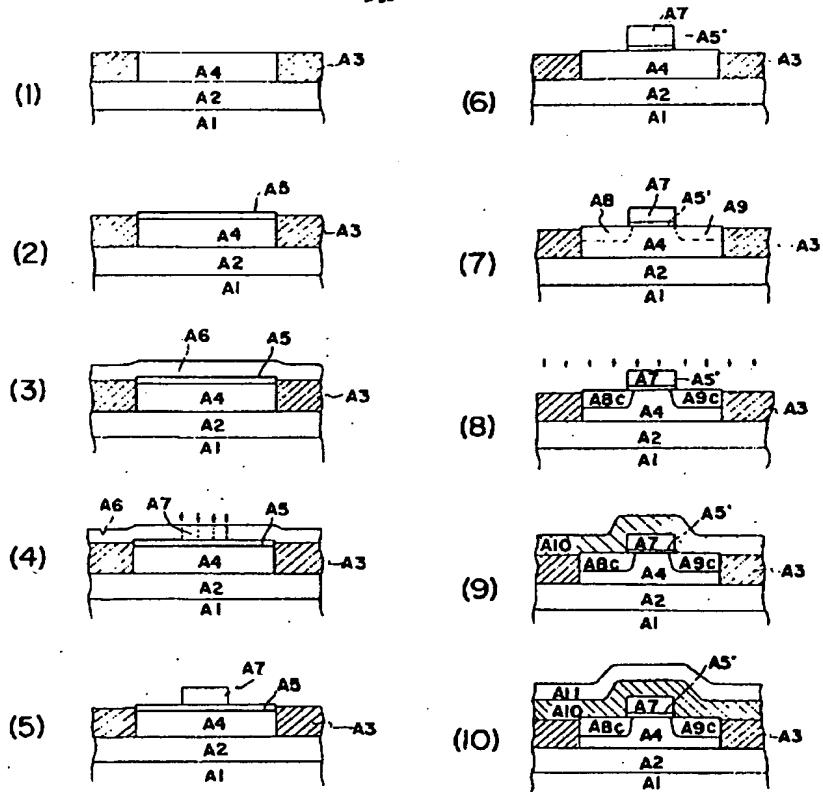
第4図



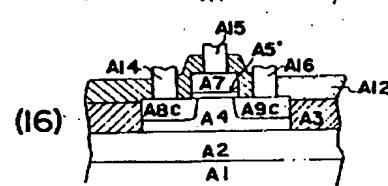
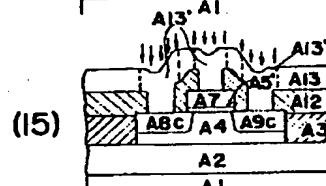
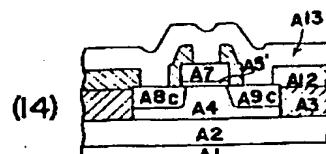
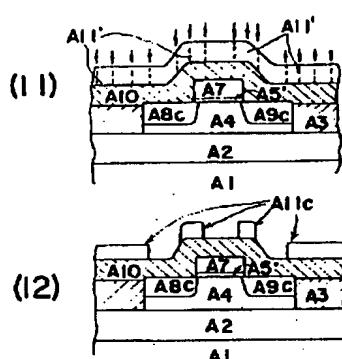
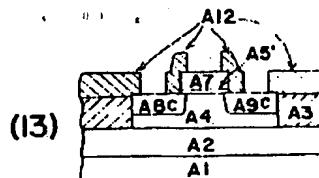
第5図



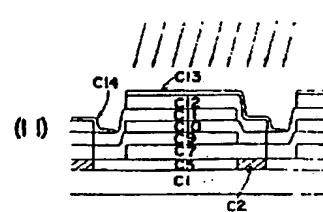
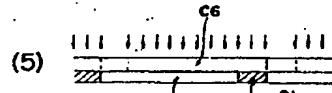
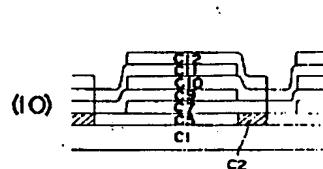
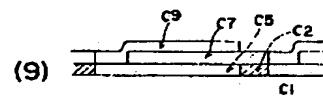
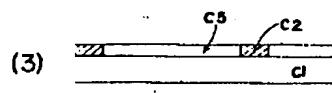
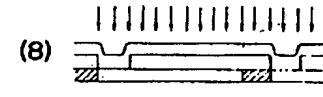
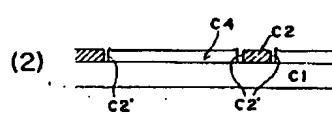
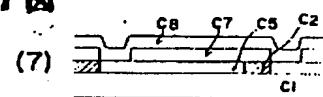
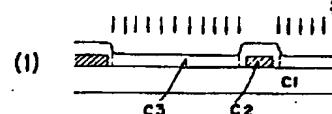
第6図



第6図



第7図



第1頁の続き

②發明者 垂井康夫

茨城県新治郡桜村梅園1丁目1
番4号工業技術院電子技術総合
研究所内